

Hy
501.40475X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): TANAKA, et al.
Serial No.: Not yet assigned
Filed: August 30, 2001
Title: METHOD AND APPARATUS FOR INSPECTING
SEMICONDUCTOR DEVICE
Group: Not yet assigned



LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of
Patents and Trademarks
Washington, D.C. 20231

August 30, 2001

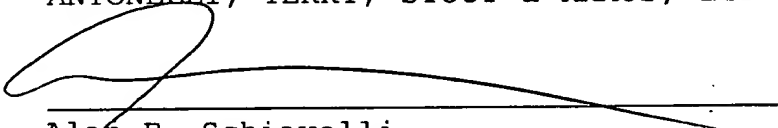
Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 2001-185773, filed June 20, 2001.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

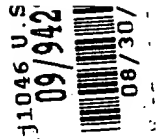
ANTONELLI, TERRY, STOUT & KRAUS, LLP



Alan E. Schiavelli
Registration No. 32,087

AES/alb
Attachment
(703)312-6600

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出 願 年 月 日
Date of Application:

2001年 6月20日

出 願 番 号
Application Number:

特願2001-185773

出 願 人
Applicant(s):

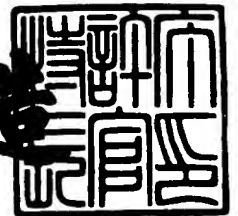
株式会社日立製作所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 7月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3066243

【書類名】 特許願

【整理番号】 D00007841A

【あて先】 特許庁長官殿

【国際特許分類】 G06T 7/00

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立製作所生産技術研究所内

【氏名】 田中 麻紀

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立製作所生産技術研究所内

【氏名】 渡辺 正浩

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所半導体グループ内

【氏名】 渡辺 健二

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内

【氏名】 野副 真理

【発明者】

【住所又は居所】 茨城県ひたちなか市市毛 8 8 2 番地 株式会社日立製作所計測器グループ内

【氏名】 宮井 裕史

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体基板の検査方法およびその装置

【特許請求の範囲】

【請求項 1】

基板表面に同一のパターンが繰り返し形成されている半導体基板の検査方法であって、半導体基板の表面に収束させた荷電粒子線を走査照射して前記半導体基板表面から発生する二次荷電粒子を検出することにより前記半導体基板の所定領域の荷電粒子線画像を取得するステップと、該取得した荷電粒子画像から前記所定領域内の各パターンの画像特徴量を算出するステップと、該算出した画像特徴量の統計量を計算するステップと、予め設定した値と前記算出した画像特徴量の統計量とを比較するステップと、該比較した結果に基づいて前記所定領域の周辺に形成されているパターンの良否を推定するステップとを有することを特徴とする半導体基板の検査方法。

【請求項 2】

基板表面に繰り返し形成されたチップ内に形状あるいは下層パターンとの接続状況あるいはその両方が相異なるパターンを有する半導体基板の検査方法であって、該半導体基板表面の所定領域の荷電粒子線画像を取得するステップと、該取得した荷電粒子線画像から該荷電粒子線画像に含まれる各パターンの画像特徴量を算出するステップと、前記各パターンの種類ごとに前記算出された画像特徴量の統計量を求めるステップと、前記パターンの種類に応じて予め設定された閾値と前記パターンの種類ごとに算出された統計量とを比較するステップと、該比較した結果に基づいて前記所定領域の周辺に形成されているパターンの良否を推定するステップとを有することを特徴とする半導体基板の検査方法。

【請求項 3】

前記特徴量がパターン部の信号量の平均値あるいは最大値であることを特徴とする請求項 1 または 2 に記載の半導体基板の検査方法。

【請求項 4】

前記特徴量がパターン部の寸法であることを特徴とする請求項 1 または 2 に記載の半導体基板の検査方法。

【請求項 5】

前記画像特徴量と、製造工程終了後の製品検査の結果から、画像特徴量の良否を判定する閾値を予め求めることを特徴とする請求項 1 または 2 に記載の半導体基板の検査方法。

【請求項 6】

前記画像特徴量と、パターン部の基板との接続抵抗測定値から、画像特徴量の良否を判定する閾値を予め求めることを特徴とする請求項 1 または 2 に記載の半導体基板の検査方法。

【請求項 7】

同一形状のパターンを有するチップが複数形成された半導体基板の検査方法であって、前記チップの特定の個所に収束させた荷電粒子線を照射して該特定の個所の荷電粒子線画像を得て該荷電粒子線画像を用いて前記特定の個所の検査を行い該特定の個所の検査データから前記チップの不良発生の状態を推定することを前記半導体基板の複数のチップに対して行い、該推定したチップの不良発生の状態の前記半導体基板上での分布を求め、該求めた半導体基板上での不良発生の状態の分布に関する情報を出力することを特徴とする半導体基板の検査方法。

【請求項 8】

前記チップの不良発生の状態を推定することを、前記半導体基板のほぼ全てのチップについて行うことを特徴とする請求項 7 に記載の半導体基板の検査方法。

【請求項 9】

前記求めた半導体基板上での不良発生の分布に関する情報として、ウェハマップ上に不良が発生したと推定されたチップを他のチップと区別して表示することを特徴とする請求項 7 に記載の半導体基板の検査方法。

【請求項 10】

前記荷電粒子線画像を用いて前記特定の個所の検査を行うことを、前記前記特定の個所の荷電粒子線画像の明るさ情報を用いて行うことを特徴とする請求項 7 に記載の半導体基板の検査方法。

【請求項 11】

基板表面に同一のパターンが繰り返し形成されている半導体基板の検査方法で

あって、半導体基板の表面に収束させた荷電粒子線を走査照射する荷電粒子線走査照射手段と、該荷電粒子線走査照射手段で収束させた荷電粒子線を前記半導体基板表面に走査照射することにより前記半導体基板表面から発生する二次荷電粒子を検出する二次荷電粒子検出手段と、該二次荷電粒子検出手段で検出した二次荷電粒子の検出信号から前記半導体基板の所定領域の荷電粒子線画像を得る画像取得手段と、該画像取得手段で取得した前記半導体基板の所定領域の荷電粒子画像から前記所定領域内の各パターンの画像特徴量を算出する画像特徴量算出手段と、該画像特徴量算出手段で算出した画像特徴量の統計量を計算する統計量算出手段と、閾値を記憶する記憶手段と、前記統計量算出手段で算出した画像特徴量の統計量と前記記憶手段に記憶した閾値とを比較する比較手段と、該比較手段で比較した結果に基づいて前記所定領域の周辺に形成されているパターンの良否を推定する推定手段とを備えたことを特徴とする半導体基板の検査装置。

【請求項 1 2】

基板表面に繰り返し形成されたチップ内に形状あるいは下層パターンとの接続状況あるいはその両方が相異なるパターンを有する半導体基板の検査装置であって、該半導体基板表面の所定領域の荷電粒子線画像を取得する荷電粒子線画像取得手段と、該荷電粒子線画像取得手段で取得した荷電粒子線画像から該荷電粒子線画像に含まれる各パターンの画像特徴量を算出する画像特徴量算出手段と、該画像特徴量算出手段により前記各パターンの種類ごとに算出された前記画像特徴量の統計量を求める統計量算出手段と、前記パターンの種類に応じた閾値を記憶する記憶手段と、前記統計量算出手段でパターンの種類ごとに算出された統計量と前記記憶手段に記憶した閾値とを比較する比較手段と、該比較手段で比較した結果に基づいて前記所定領域の周辺に形成されているパターンの良否を推定する推定手段とを備えたことを特徴とする半導体基板の検査装置。

【請求項 1 3】

製造工程終了後の製品検査の結果を入力する検査結果入力手段と、前記画像特徴量算出手段で算出した画像特徴量と前記検査結果入力手段に入力された製造工程終了後の製品検査の結果の情報とから閾値を求める閾値算出手段とを更に備え、該閾値算出手段で求めた閾値を前記記憶手段に記憶させることを特徴とする請

求項 1 1 または 1 2 に記載の半導体基板の検査装置。

【請求項 1 4】

前記推定手段で推定した結果の情報を表示する表示手段を更に備えたこと特徴とする請求項 8 または 9 に記載の半導体基板の検査装置。

【請求項 1 5】

前記半導体基板のパターンレイアウト情報を入力するレイアウト情報入力手段と、該レイアウト情報入力手段から入力した前記パターンレイアウト情報を用いて前記所定領域のパターンの種類を選別する種類選別手段とを更に備えたことを特徴とする請求項 1 1 または 1 2 に記載の半導体基板の検査装置。

【請求項 1 6】

前記画像特徴量あるいは画像特徴量の統計量の時系列データを出力する出力手段を更に備えたことを特徴とする前記請求項 1 1 または 1 2 に記載の半導体基板の検査装置。

【請求項 1 7】

前記被検査ウェハ上の所定の位置において前記荷電粒子線画像を取得する手段と、前記画像特徴量あるいは画像特徴量の統計量の算出結果あるいは、前記閾値による判定結果を画像取得位置情報と併せて表示する機能を有することを特徴とする請求項 1 1 または 1 2 に記載の半導体基板の検査装置。

【請求項 1 8】

半導体デバイスの製造方法であって、所定の処理工程で処理された半導体基板の予め設定した個所に収束させた荷電粒子線を照射して該特定の個所の荷電粒子線画像を得ることを前記所定の処理工程で順次処理された複数の半導体基板に対して順次行い、該複数の半導体基板から順次得られた特定の個所の荷電粒子線画像の明るさを予め設定した値と比較することにより前記所定の工程のプロセス変動の管理を行うことを特徴とする半導体デバイスの製造方法。

【請求項 1 9】

半導体デバイスの製造方法であって、所定の処理工程で処理された半導体基板の予め設定した複数の個所に収束させた荷電粒子線を照射して得た荷電粒子線画像から前記半導体基板内の欠陥の分布を求め、該欠陥の分布の半導体基板間の変

化から前記所定の工程のプロセス変動の管理を行うことを特徴とする半導体デバイスの製造方法。

【請求項 2 0】

複数の処理工程で半導体基板を処置することにより半導体デバイスを製造する方法であって、所定の半導体基板について複数の処理工程のそれぞれの工程で処理された後に前記所定の半導体基板の予め設定した個所に収束させた荷電粒子線を照射して前記予め設定した個所の荷電粒子線画像を得ることをそれぞれの工程ごとに行い、該それぞれの工程ごとに得た荷電粒子画像の明るさを監視することにより前記複数の処理工程の管理を行うことを特徴とする半導体デバイスの製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、半導体デバイスの検査技術に関し、特に半導体の製造ラインにおける製造工程の異常を管理するのに好適な半導体基板の検査方法およびその装置に関する。

【0 0 0 2】

【従来の技術】

半導体装置において、コンタクトホールの導通不良は、特性不良をはじめとした致命的な欠陥となり、半導体装置の歩留まりに大きな影響をもつ。このような不良は製造条件の変動や製造装置の不具合などにより生じることが多く、しばしば大量の不良品を発生することとなる。

【0 0 0 3】

このような不具合を管理するために、測長SEMを用いて定期的にパターン形状や寸法の変動を確認し、プロセスの不具合を管理するといった手法が一般的に行われているが、このようなパターン形状の評価では、直接コンタクトの導通状態を検査することにはならない。

【0 0 0 4】

これに対し、特開2000-58608号公報等には、寸法の他にコンタクト

部分の輝度値などを用いて導通不良を検出する方法が開示されている。これは、電子顕微鏡画像の特徴を利用した方法であり、パターンの導通状態の違いにより、電子線の照射によるパターンのチャージアップ量が変化し、正常部と欠陥部では検出される2次電子画像のコントラストが異なって見えることを利用したものである。このような方式では、表面形状の観察では確認することのできない電気的な特性の検査が可能となる。

【 0 0 0 5 】

近年では、特開平5-258703号公報や特開2000-208085号公報などに開示されているように、SEM画像を用いたウェーハ検査装置も利用され、効率の良い欠陥検出が可能となっている。これらの装置では、半導体の回路パターン内のセルやチップといった同じパターンの繰り返しを利用して、これらのパターンの画像を比較することにより欠陥を検出している。

【 0 0 0 6 】

【発明が解決しようとする課題】

前記のように、コンタクトホールの導通不良を検出する手段として、SEM画像を用いる方法が広く用いられるようになってきた。しかし、S/Nが良好で分解能の高いSEM画像を形成するためには、非常に多くの時間を要する。1枚のウェーハ全面を検査するには数時間から数十時間かを必要とし、インラインで用いることは難しい。また画像の比較を行う検査方式では、欠陥が多発した場合には欠陥同士を比較してしまい、正しく欠陥を検出することは困難であるといった問題があった。

【 0 0 0 7 】

また、これらの検査方法はいずれも欠陥の検出が目的であり、不良の発生を事前に検知することはできない。しかし、製造条件の変動や製造装置の不具合による不良は、突如大量に発生し、発生したときには既に多くのウェーハに不良を作り込んでしまうこととなるため、予めプロセスの変動を感知できることが望ましい。

【 0 0 0 8 】

本発明の一つの目的は、少ない検査面積で、対象とするウェーハ全体の欠陥発

生状況を把握する手段を提供することにある。

【 0 0 0 9 】

また、本発明の別の目的は、プロセスの変動を管理し、製造装置の不具合による不良の多発を防止する手段を提供することにある。

【 0 0 1 0 】

【課題を解決するための手段】

本発明では、上記した目的を達成するために、半導体基板表面の所定位置の荷電粒子線画像を取得し、取得画像から各パターンが発生する荷電粒子線信号量を代表する信号量代表値を算出し、その信号量代表値の統計量から、画像取得領域以外の欠陥発生状況を推定して検査を実施するようにした。また、検査結果の時系列データを着工装置別に表示する機能により、不良原因の特定が容易になるようにした。

【 0 0 1 1 】

すなわち、本発明では、基板表面に同一のパターンが繰り返し形成されている半導体基板の検査方法において、半導体基板の表面に収束させた荷電粒子線を走査照射して半導体基板表面から発生する二次荷電粒子を検出することにより半導体基板の所定領域の荷電粒子線画像を取得するステップと、この取得した荷電粒子線画像から所定領域内の各パターンの画像特徴量を算出するステップと、算出した画像特徴量の統計量を計算するステップと、予め設定した値と算出した画像特徴量の統計量とを比較するステップと、比較した結果に基づいて所定領域の周辺に形成されているパターンの良否を推定するステップとを有することを特徴とする。

【 0 0 1 2 】

また本発明では、基板表面に繰り返し形成されたチップ内に形状あるいは下層パターンとの接続状況あるいはその両方が相異なるパターンを有する半導体基板の検査方法において、半導体基板表面の所定領域の荷電粒子線画像を取得するステップと、取得した荷電粒子線画像からこの荷電粒子線画像に含まれる各パターンの画像特徴量を算出するステップと、各パターンの種類ごとに算出された画像特徴量の統計量を求めるステップと、パターンの種類に応じて予め設定された閾

値とパターンの種類ごとに算出された統計量とを比較するステップと、比較した結果に基づいて所定領域の周辺に形成されているパターンの良否を推定するステップとを有することを特徴とする。

【 0 0 1 3 】

また本発明では、同一形状のパターンを有するチップが複数形成された半導体基板の検査方法において、チップの特定の個所に収束させた荷電粒子線を照射してこの特定の個所の荷電粒子線画像得、この荷電粒子線画像を用いて特定の個所の検査を行いこの特定の個所の検査データからチップの不良発生の状態を推定することを半導体基板の複数のチップに対して行い、推定したチップの不良発生の状態の半導体基板上での分布を求め、この求めた半導体基板上での不良発生の状態の分布に関する情報を出力することを特徴とする。

【 0 0 1 4 】

また本発明では、半導体デバイスの製造方法において、所定の処理工程で処理された半導体基板の予め設定した個所に収束させた荷電粒子線を照射してこの特定の個所の荷電粒子線画像を得ることを所定の処理工程で順次処理された複数の半導体基板に対して順次行い、この複数の半導体基板から順次得られた特定の個所の荷電粒子線画像の明るさを予め設定した値と比較することにより所定の工程のプロセス変動の管理を行うことを特徴とする。

【 0 0 1 5 】

また本発明では、半導体デバイスの製造方法において、所定の処理工程で処理された半導体基板の予め設定した複数の個所に収束させた荷電粒子線を照射して得た荷電粒子線画像から半導体基板内の欠陥の分布を求め、この欠陥の分布の半導体基板間の変化から所定の工程のプロセス変動の管理を行うことを特徴とする。

【 0 0 1 6 】

また本発明では、複数の処理工程で半導体基板を処置することにより半導体デバイスを製造する方法において、所定の半導体基板について複数の処理工程のそれぞれの工程で処理された後に所定の半導体基板の予め設定した個所に収束させた荷電粒子線を照射して予め設定した個所の荷電粒子線画像を得ることをそれぞれ

れの工程ごとに行い、このそれぞれの工程ごとに得た荷電粒子画像の明るさを監視することにより複数の処理工程の管理を行うことを特徴とする。

【0017】

【発明の実施の形態】

図1に本発明が対象とする半導体デバイスの一例を示す。図1は論理部の一部を示す図である。この論理部は、図1に示した平面図のなかの二点鎖線で囲まれた単位セル20によって構成され、前記単位セル20は、2個のnチャネルMOS Q1と2個のpチャネルMOS Q2から構成されている。nチャネルMOS Q1は、半導体基板に形成されたp型ウエル領域PWの表面のn型半導体領域21上に、pチャネルMOS Q2は、n型ウエル領域NWの表面のp型半導体領域22上に、それぞれ形成されている。ここで、各種配線24A、24B、24C、25を形成する前の、単位セル平面図を図2に示す。26はポリシリコンゲートパターンである。この単位セルは、以後の配線を適宜選択することにより2入力のNANDゲートやNORゲート回路を効率良く形成できるよう構成されており、本構成は多数のCMOSを接続する構成にも拡張される。

【0018】

図3は、配線形成時のマスクの例であり、図2のパターン上にこれらのマスクを用いてコンタクトホールおよび配線パターンを形成し、回路を形成していく。

【0019】

このような半導体デバイスは図4に示すように、多数のパターン形成工程の繰り返しにより成る。それぞれのパターン形成は主に成膜30、感光レジスト塗布31、感光32、現像33、エッチング34、レジスト除去35、洗浄36の各工程により構成されるものが多い。このそれぞれの工程において製造プロセスの条件が最適化されていなければ、半導体装置の回路パターンが正常に形成されず、不良品が発生することとなる。これらの半導体デバイスはウェハ処理工程終了後、電氣的に検査され、フェイルビット解析などの手法により不良発生原因を調査し、その対策を行う。しかし、このような手法は製造工程の途中で不良が発生していても、その製品がウェハ処理工程が終了するまで検知できない。半導体装置の製造期間は通常数十日を要するため、このような手法では不良対策を行わな

いまま不良製品を大量に製造してしまうという問題があった。

【0020】

これに対し、図4に示すように製造プロセスの各工程において製造過程の製品の検査37、38、39を行えば、装置の不具合等により欠陥が発生した場合も原因究明・対策を早期に行える。その結果、不良製品の割合を低下させ、生産効率を向上させることが可能となり、収益向上に大きく貢献できる。

【0021】

これらの製造工程で発生する不良には、異物やスクラッチなどのように比較的ランダムかつ局所的に発生する不良と、装置不具合やプロセス条件の変動などにより発生する不良がある。特に、後者の不良はウェハ全体あるいは数枚のウェハにわたって発生し、大量の不良となりやすい。また、ウェハ内の発生分布などに特徴があるものが多い。

【0022】

本発明では、このような製造工程において発生する不良のうち、特にこの後者の不良を早期に発見し、不良原因となっている装置を同定・対策を実施することにより、不良の発生を最小限に抑える手段を提供する。この後者の不良の具体的な例は、現像不足によるレジスト残りやエッチング不足、また下層パターンとの位置合わせ失敗による導通不良やショートなどである。また、通常のレベルを管理することにより、不良発生を事前に感知する手段をも提供する。

【0023】

検査対象の一例として、エッチング残りを生じたコンタクトホールパターンの断面図を図5に示す。図5a)に示すように、エッチング時間が十分であれば、コンタクトホール50の穴が正常に開くのに対して、図5b)のようにエッチングが十分なされないと穴底の径52が小さくなり、程度によっては高抵抗の不良となる。また、さらにエッチング量が不足すると、図5c)のように穴が小さくなり、ところどころで穴底に酸化膜残り54が発生し、導通不良となる。エッチング装置の均一性が悪いと、ウェハ面内においてこのような不良の発生頻度に変化することとなる。このような状況の有無は、電子顕微鏡画像を用いて判定することができる。

【 0 0 2 4 】

電子ビームにより試料表面を走査すると、その表面の帯電状態に応じて2次電子が放出される。試料表面の帯電状態は、試料表面に形成されたパターンの電気的な特性により決まるため、この2次電子の信号量を評価することによって、形成されたパターンの良否を判断することができる。以後、電子顕微鏡画像を用いた例について説明するが、FIBのSIM像など、他の荷電粒子線画像の応用によっても同じ効果が得られることは明らかである。

【 0 0 2 5 】

図6および図7を用いて、図5に示したようなコンタクトホールの導通不良を検出する方法について説明する。図6にウェハ60のノッチ側に向かって徐々にエッチング不足が生じて、導通不良が発生している場合の例を示す。図6a)に示すように、ウェハ上の所定のチップ61内で2次電子像62を取得すると、穴のパターンは正常部63では明るく、不良部64では暗く観察される。従来の発明では、この明るさの違いから、画像内の各穴パターンの良否を判定する方法が提案されている。特に、図7に示すように、電子顕微鏡によりコンタクトホール部分のパターンから検出される2次電子の信号量とホール部分と基板の接続抵抗あるいは残膜の厚さとの関係がわかっている場合には、正常な場合の抵抗値から、パターンの良否を判定する閾値68を容易に決めることができる。

【 0 0 2 6 】

本発明では、これらの画像を用いて、画像を取得した穴以外のパターンにおける不良の発生状況を推定することができる。図6b)に示すように、各チップにおいて取得した画像内の穴パターンの明るさを測定する。ここで、パターンの明るさとは、例えば穴部分のパターン領域内の平均明るさや、最大明るさなど、パターンから放出されるの2次電子量の違いを表す代表値である。これらの穴パターン明るさの平均値および分散を求めれば、図6c)に示すように正規分布を仮定した確率分布関数65、66、67を求めることができる。この結果と予め設定したパターンの良否を判定する閾値の関係を用いれば、各チップの代表画像から、そのチップにおいて不良となるパターンの割合を推定することができる。例えば、図6のチップBでは、検出画像中の穴は全て正常であるが、同じチップ

内には2割程度の不良パターンが存在する可能性がある判断できる。このような判定結果を図6 a)のようにウェハマップ上に表示すれば、欠陥の発生状況を容易に確認することができる。

【0027】

従来の技術では、この不良を検出するために、チップ全体の電子線画像を取得し、着目しているパターンと周辺のパターンの違いから欠陥判定を行わなければならない、非常に多くの時間を有していた。これに対し、本発明の検査方法では、各チップ1箇所から数箇所程度の少ない画像から、不良発生の有無を推定することが可能となる。このため、非常に短時間で検査を行うことができ、抜き取り検査の頻度を上げることができる。

【0028】

図6の例ではチップCからDにかけて実際に不良パターンが検出されているが、実際にはチップBの画像からも欠陥の発生を推測することができる。例えば、図8に示すようにウェハの着工順(a) b) c))に徐々に欠陥が増加するような場合には、抜き取り頻度を高くしておくことで、不良の影響が小さいうち(図8 b)あるいはそれ以前の状態)にプロセスの異常を感知・対策することが可能となる。

【0029】

また、従来の発明のように周囲のパターンとのコントラスト差を検出する方式では、図6のチップDのように、全てのパターンが不良となった場合には正しく欠陥を検出することができないが、本発明では、穴パターンの明るさの絶対値を評価するため、このような場合も正しく検査することができる。

【0030】

図6では、簡単のために1列のチップのみの検査方法を示したが、全部のチップについて検査を行ってもよいし、上下左右および中央の5箇所など必要に応じて検査箇所を減らしてもよい。もちろん、チップ内の検査箇所を増やしてもよい。

ばらつきを評価するため、1枚の画像中の評価パターン(図6の場合穴パターン)は数十個から数百個程度あることが望ましい。1枚の画像で十分な数のパター

ンが得られない場合には、近傍の他の領域の画像を何枚か使用して同様の処理を行えばよい。

【 0 0 3 1 】

なお、図 7 で示した、明るさと基板との接続抵抗の関係は、電子ビームの加速電圧やビーム電流などの照射条件によって変化するため、検査を行う装置によって求める必要がある。管理値の決め方の詳細については後述する。

【 0 0 3 2 】

図 5 および 6 ではエッチング不足による不良の例を示したが、この他にも図 9 および図 1 0 に示すような下層パターンとのオフセットや、露光時の回転、倍率等の合わせずれなども同様に検出することができる。図 9 は 1 層目のコンタクトホール 8 0 と 2 層目のコンタクトホール 8 2 がずれることにより、穴パターンと基板との接続抵抗が高くなる例であり、図 1 0 は下層配線とショートしてしまう例である。合わせずれを検査する場合には、図 8 で示したウェハ内の分布に加え、図 1 1 のようにショット 8 7 内の 4 角と中央の 5 箇所 8 8 の検査を加えると、ショット内の合わせずれの状況が確認できてよい。また、これらの穴パターンのほかに、穴を埋め込んだ後のパターンや、レジストパターン、基板に形成するウェルパターンの特性検査など、同様のパターンが繰り返されるものであれば、同様に対応可能である。

【 0 0 3 3 】

次に、このようなパターンの画像から、各穴の明るさ代表値を測定する方法の例を図 1 2、1 3 を用いて説明する。予め正常部の画像から、下地 9 0 およびパターン部分 9 1 の平均的な明るさを求めておく。例えば、図 1 2 b) に示すように画像のパターン波形 9 4 のピークで求めてもよいし、図 1 2 c) のようにヒストグラム 9 5 などを用いてもよい。この明るさ測定値から、画像処理用の閾値 Th 、 ThL を決める。これは、パターンの良否を判定する管理値とは別に設けるもので、パターン位置の特定や明るさ代表値の計算に用いるものである。

【 0 0 3 4 】

まず図 1 3 に示すように、はじめに検査対象部分の画像 6 2 内を左上から順にスキャンしていき、閾値 Th 1 0 0 以上の点を探索し、パターン位置を確定する

。図 1 3 の場合はパターン B がはじめに検出される。図 1 3 b) に示すように、このパターン B の位置 1 0 2 を基点として、セルパターンの繰り返しピッチ p だけ離れたところのパターンを探索し、パターン A および C の位置を求める。次にパターン C の位置からパターン D の位置を求めるというように、X および Y 方向に画像内の全ての画素を探索して、画像内のパターン位置を確定する。ここで、位置の算出は、図 1 3 c) に示すように、閾値 ThL 以上の領域の重心位置として決定すればよい。はじめに、閾値 ThH を用いて位置を確定したのは、十分に明るい点の画像を用いて、信頼性の高い位置情報を得るためであり、十分な明るさの点がなければ、代わりに画像内で最も明るい点の画像を用いればよい。図 1 3 b) のパターン D のように、パターンが暗く、パターン探索位置周辺の最大明るさ ThL 1 0 1 以下の場合には、このパターンは不良であると判断し、次のパターンを探索すればよい。全てのパターン位置を確定した後、各パターンの明るさ代表値を算出する。これは、図 1 3 c) に示すように、閾値 ThL 1 0 1 以上の点の明るさの平均値、すなわちこれらの明るさの総和を求め、画素数 1 0 3 で除したものをを用いればよい。

【 0 0 3 5 】

なお、位置算出に用いるパターンの繰り返しピッチ p は、予めオペレータが指示するか、あるいは設計データなどから自動的に算出するといった方法がある。

【 0 0 3 6 】

以上からわかるように、画像処理用閾値 ThH 1 0 0 は、確実にパターンである点を検出するための閾値であり、例えばパターン振幅 1 0 4 の 7 割程度の明るさに下地明るさ 9 2 を加えたものといったように決めればよい。これに対して、画像処理用閾値 ThL 1 0 1 は、パターンの有無を判定するためのものであり、例えばパターン振幅 1 0 4 の 1、2 割程度の明るさに下地明るさを加えたものを設定すればよい。図 1 3 では下地よりパターンの方が明るい場合について説明しているが、わかりやすいように下地は白色で表示した。電子光学系の条件によっては、パターンが反転することもあるが、その場合にも図 1 2 および図 1 3 の方法を応用すれば、同様にパターン明るさの評価が可能となる。

【 0 0 3 7 】

また、明るさ代表値だけではなく、例えば図13c)に示すように明るさがある閾値を超える範囲の画素数をパターンの寸法を示すパラメータとして、明るさ代表値の代わりに用いて評価しても、明るさ代表値を用いた場合と同様の効果が期待できる。

【0038】

また、図14b)に示すように、パターンの密度が高く下地に比べて面積が広い場合には、一つ一つのパターンの明るさ代表値を測定する必要はなく、画像全体の明るさ平均値やばらつきを評価して同様の効果を得ることができる。この場合は、前記の例に比べ画像処理の計算量が少ないため、より高速な検査が可能となる。

【0039】

また、電子光学系の分解能が高い場合には、いわゆるエッジ効果により図15の例のようにパターンエッジ105が光って観察されるが、このような場合にも図13と同様に明るさ代表値を算出することが可能である。また、図13の例と同様にパターン位置算出後、パターン中央部106周辺の画像を用いたり、画像のエッジ検出処理によりエッジ部分を避けて処理することにより、パターン内部のみの明るさを用いた評価も可能である。エッジ部分が非常に明るい場合には、このような処理を行うことによってバックグラウンドノイズを低減することができ、パターン内部の微妙な明るさの変化を求めることができる。

【0040】

このように、画像処理により繰り返しパターンの明るさ代表値を算出することができるが、製品上のパターンでは、半導体基板中の不純物分布や基板中のPN接合の有無、配線のほかの領域との接続方法などの違いにより、電子線を照射した場合の表面電位が異なり、選られる2次電子像の信号量も異なるものとなる。例えば、図1に示したデバイスの途中工程で図3に示すコンタクトホール形成の場合、配線との接続のために単位セル内に形成されるコンタクトホールの基板との接続状態は図16a)に示したグループA、B、Cの間で異なる。このため、これらのパターンの明るさの違いをふまえた画像処理が必要となる。

【0041】

そこで、図 1 6 a) に一点鎖線で示すように、単位セル領域 1 1 0 を設定し、その単位セル領域内におけるパターンの位置を予め登録しておく。例えば図 1 6 b) のように、単位セルの左上座標を原点 1 1 1 として、各パターンの座標 1 1 2 を登録すればよい。この登録は、オペレータが画像を見ながらマウス操作などによって行ってもよいし、設計情報から自動作成してもよい。これらの座標登録されたパターンの全てあるいは一部を用いて、パターンの種類別に図 6 と同様な評価を行えばよい。

【 0 0 4 2 】

パターン位置の確定には、一般に用いられるテンプレートマッチングなどの処理を行えばよい。例えば、図 1 6 c) に示すように、正常部で取得した単位セル領域 1 1 0 のパターンをテンプレート画像 1 1 3 として保存しておき、セルの繰り返しパターンピッチの範囲内で対応するパターン 1 1 4 を検出し、後はパターンピッチ pp だけ離れた座標の周辺で同様のパターンを探してゆけばよい。このとき、取得した画像とテンプレートのパターンとの相関値が低い場合には、画像内の明るさを評価して、パターンの有無を判断する。例えば、下地部分と同じ程度の明るさしか存在していない場合は、その周辺は不良と判断すればよい。単位セルの位置が確定できれば、セル内のパターン位置は予め登録された座標から容易に求められる。

【 0 0 4 3 】

パターン位置の特定や明るさ代表値測定の方法には、他にも様々な方法が考えられ、必要に応じて適切な画像処理手法を応用すればよい。

【 0 0 4 4 】

次に、本発明の荷電粒子線画像の明るさを用いた検査において、良否判定を行う閾値 6 8 を決定する方法について説明する。予め測定した明るさと抵抗値の関係をを用いる方法（図 7）の他の実施例として、製造条件出し時に検査の閾値を決定する方法がある。

【 0 0 4 5 】

通常、新しい製品がラインに投入される際には、製造条件出しを行う。例えば露光装置の場合は、露光時間、フォーカスオフセット、下層パターンとの合わせ

や回転量などの条件を振って、実際にパターンを露光してみて、その出来具合から最良の条件を設定する。また、エッチングの場合は、使用するガスやエッチング時間などを変更して、加工条件を設定する。

【 0 0 4 6 】

このときの確認は、測長SEMを用いたり、必要に応じて断面観察なども組み合わせて詳細に行う。この条件出しの際に、形成したパターンの画像を評価しておき、評価値を決める方法について説明する。例えば、エッチング時間を変更して作成した条件出し用サンプルの画像を取得・評価して、その良否判定の結果を合わせてプロットすると、図17のようになる。このように、良否判定の結果と明るさ代表値の関係を得ることができれば、明るさ代表値に対する管理値68を決めることができる。図17の例では、不良と判定されたパターンは三角印115で、良好と判定されたパターンは丸印116で示している。この良否判定結果と明るさ代表値測定の結果から、正常パターンの明るさ許容値69を決定することができ、図6で用いた管理値を決めることができる。

【 0 0 4 7 】

図17では、エッチング時間条件出しの例を示したが、他のプロセス条件出しにおいても正常部と不良部の画像特徴量がわかれば、同様に管理値を決定することができる。

【 0 0 4 8 】

次に、管理値設定方法の別の例を図18を用いて説明する。半導体の製造プロセスでは、出荷前に製造されたデバイスの動作確認を行うが、この時の良否判定の結果を用いて検査の管理値を決めることもできる。例えば、ある工程で検査画像を取得しておき、その結果製造されたデバイスのフェイルビット解析の結果を突き合わせる。図18に示すように、正常であったビットの明るさ代表値の分布117を求めて、その値から管理値を決めればよい。図18において、正常部と同じ明るさ代表値を持つビットにおいても不良が発生しているが、これは、検査した工程と異なる工程においても不良が発生するためである。

【 0 0 4 9 】

図6で使用する明るさ管理値68は、電子ビームの加速電圧やビーム電流など

の照射条件によって変化するため、検査を行う装置毎に個別に求める必要がある。また、図 1 6 に示したように複数種類のパターンが混在する場合には、単位セル内の各パターンあるいは形状および特性が同じパターングループ毎に複数の管理値を設けるか、単位セル内の特定のパターンあるいは形状および特性が同じパターングループについてのみ評価を行えばよい。

【0050】

次に、これらの検査を実施する検査システム 1 3 2 の実現方法について説明する。図 1 9 は、本発明の検査システムの一例である。検査装置本体 1 2 0 は SEM 画像を形成するための電子光学系 1 2 1 と、2 次電子画像を検出する検出器 1 2 2、試料を保持し、所望の位置の観察を可能とする X-Y ステージ 1 2 3 から成っている。カラムコントローラ 1 2 4 によって、照射ビームの加速電圧や電流、フォーカス位置などの条件を調節して、良好な検査画像を取得することができる。また、ステージコントローラ 1 2 5 により所望の位置にステージ 1 2 3 を移動させ、検出器 1 2 2 により検出された画像を画像処理部 1 2 6 にて検査画像処理を行うことができる。

【0051】

これらは全体制御部 1 2 7 により制御され、図 6 で示したような検査処理を実行することができる。オペレータ 1 2 8 は、検査領域の指定や結果の表示などを、GUI 画面 1 2 9 にて容易に行うことができる。また、検査対象ウェハの着工来歴（製造に使用した装置や着工時刻などの情報）1 3 0 を工程管理システム 1 3 1 から受け取り、これらの結果を解析する機能を有している。また、不良解析システム 1 3 3 とも接続されており、検査ウェハのテスト結果やフェイルビット解析結果などを受け取ることもできる。

【0052】

検査レシピの作成手順の 1 例を以下に示す。まず、検査対象の製品および工程を決め、ウェハ内、ショット内あるいはチップ内における検査箇所を決める。この場合、製造装置によって不具合を発生しやすい箇所がわかっている場合には、必ず検査領域として指定する。次に、良品部分の電子線画像を実際に取得し、正常部パターン明るさおよび下地部明るさを求める。このとき、セルパターンの繰

り返しピッチの設定や、図16のような複合パターンの設定を行えばよい。最後に、前述のような方法により管理値を決めてやればよい。

【0053】

また、一般のSEMやFIBのように、ウェハ内の所望の位置の画像を取得する機能を有する荷電粒子線装置134であれば、図20に示すように、画像取得の指示や取得画像の転送を行う外部インターフェース135を付加して、画像処理および結果表示が可能なユニット136を用いることにより、様々な荷電粒子線装置による応用が可能となる。

【0054】

次に、本発明による検査結果から製造プロセスへフィードバックする方法について説明する。図4に示した各工程の終了時に検査を実施していれば、どの工程で不良が発生したかを容易に確定することができるが、実際には全ての工程で検査を実施するのは困難である。

【0055】

例えば、工程 n および工程 $n+1$ でレジスト除去後のみに検査を行うものとする、工程 $n+1$ のレジスト除去後に検出される不良は、工程 n の洗浄から工程 $n+1$ のレジスト除去工程までの、どの工程において発生したものであるのか判断することができない。このときに、工程 n の洗浄から工程 $n+1$ のレジスト除去工程までの全ての工程毎に、使用した装置別に検査結果を表示する機能があれば、不良発生の原因となった装置を同定するために有益な情報を得られる可能性が高い。

【0056】

例えば、図21b)、c)に示すように、検査時の明るさ代表値と着工日時との関係をそれぞれの工程において着工装置別に表示すればよい。(図21では、装置Aで処理したものをb)に、装置Bで処理したものをc)にプロットしている。)この図21b)とc)とのデータを比較することにより、単に検査した順番に並べた図21a)からでは読み取ることができないが、装置Bが徐々に悪くなっていったことが明らかになり、不良の原因となった装置を特定することが容易になる。

【0057】

なお、図21では簡単のために、1ロットにつき明るさ代表値1つで表示したが、この代表明るさは、1点である必要はないし、横軸はウェハ単位であってもよい。ウェハ内で複数点の検査を実施する場合は、その平均値や、最小値、あるいは全ての検査結果を同時に表示してもよい。電子顕微鏡を用いた通常の検査装置に比べ、ウェハ1枚あたり数分程度で検査が可能のため、抜き取り頻度を増やせば、装置の状態をより反映した結果が得られる。また、図21b) c) のような検査結果の時系列データを自動で蓄積し、ある一定値以下になった場合や、急激な変動があった場合にアラームを発するようにしておけば、プロセス変動の管理を容易に行うこともできる。

【0058】

また、図21c) のようにウェハ面内の欠陥分布表示や、同様にショット内部における欠陥分布表示を行えば、その分布から装置の推定がさらに容易になる。一般的に、製造装置や着工時刻の情報は製造ラインにて管理されており、必要に応じてデータを入手することは可能である。図21c) の例のように、パターンの明るさ代表値が徐々に低下していることが確認できていれば、予め装置部品のメンテナンスなどを実施することにより、不良の発生を防ぐことができる。図21の例では、グラフの縦軸をパターンの代表明るさとしたが、図6の方法で推定した不良パターンの発生確率あるいは正常パターンの発生確率で表示してもよい。

【0059】

【発明の効果】

本発明によれば、少ない検査面積で、対象とするウェーハ全体の欠陥発生状況を把握することができるため、高速な検査が実現でき、インラインでの使用も可能となる。また、プロセスの変動を管理することにより、製造装置の不具合による不良の大量発生を未然に防ぐことが可能となる。

【図面の簡単な説明】

【図1】

半導体デバイスの平面図である。

【図 2】

半導体デバイスの平面図である。

【図 3】

露光時に使用するマスクの平面図である。

【図 4】

半導体デバイスの製造工程を示すプロセスフローチャートである。

【図 5】

コンタクトホールパターンの断面図である。

【図 6】

(a) ウェハおよびチップの平面図、(b) 穴パターンの明るさの分布を示す図、(c) 明るさの代表値とその発生確率の関係を示す図である。

【図 7】

接続抵抗と信号量との関係を示す図である。

【図 8】

着工順に変化する欠陥の発生の状態を示すウェハの平面図である。

【図 9】

下層パターンとのオフセットの状態を示すウェハの断面図である。

【図 10】

下層パターンとのオフセットの状態を示すウェハの断面図である。

【図 11】

ショット内の検査点を示すウェハの平面図である。

【図 12】

(a) 穴パターンを示す半導体チップの平面図、(b) 像内座標と明るさとの関係を示す図、(c) 明るさと頻度との関係を示す図である。

【図 13】

(a) 穴パターンを示す半導体チップの平面図、(b) 像内座標と明るさとの関係を示す図、(c) 明るさと頻度との関係を示す図である。

【図 14】

(a) (b) とともに、穴パターンを示す半導体チップの平面図である。

【図 1 5】

(a) 穴パターンを示す半導体チップの平面図、(b) 像内座標と明るさとの関係を示す図である。

【図 1 6】

(a) コンタクトホールの配置を示す半導体チップの平面図、(b) コンタクトホールの中心位置座標を示す半導体チップの平面図、(c) 半導体チップ上で電子線の走査の状態を示す半導体チップの平面図である。

【図 1 7】

エッチング時間とパターン明るさとの関係を示す図である。

【図 1 8】

明るさと頻度の関係を示す図である。

【図 1 9】

本発明の一実施例を示す検査システムの略正面図である。

【図 2 0】

本発明の他の一実施例を示す検査システムの略正面図である。

【図 2 1】

(a) (b) (c) とともに、検査時の明るさ代表値と着工日時との関係を示す図である。

【符号の説明】

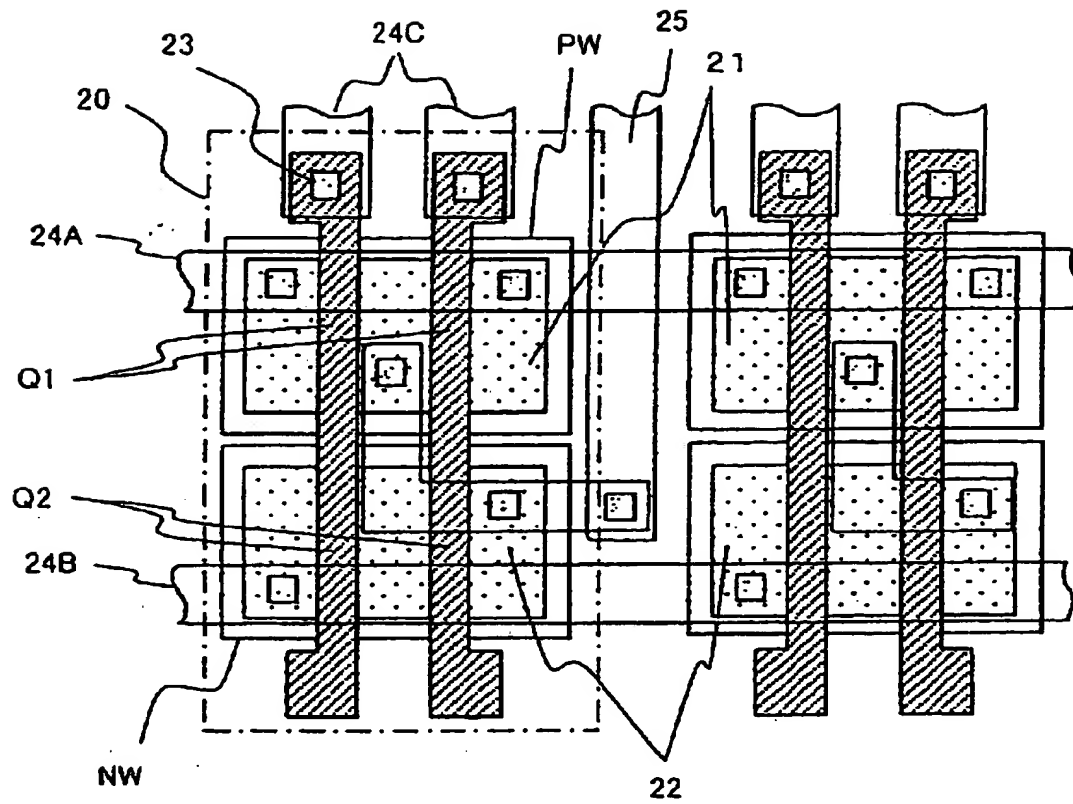
2 0 … NAND 素子の基本セル 2 1 … p 型ウエル領域 2 2 … n 型ウエル領域
2 3 … コンタクトホール 2 4 … 各種配線パターン
2 6 … ゲートパターン 2 8 … コンタクトホール露光用マスク 2 9 … 配線パターン露光用マスク
5 0 … コンタクトホール 5 1 … 酸化膜 (絶縁膜)
5 2 … 穴底径 5 3 … 基板 5 4 … 酸化膜残り 6 0 … ウェハ
6 1 … チップ 6 2 … 2 次電子像 6 3 … 正常部穴パターン画像
6 4 … 不良部穴パターン画像 6 5 … 確率分布関数 (正常部におけるパターン明るさ分布)
6 6 … 確率分布関数 (欠陥を含む場合のパターン明るさ分布)
6 7 … 確率分布関数 (全面が不良の場合のパターン明るさ分布)
7 0 … ウェハ (不良なし) 7 1 … ウェハ (外周部のみ不良発生) 7 2 …

ウェハ（不良多発） 8 0 … 1 層目コンタクトパターン 8 1 … 2 層目コン
 タクトパターン（合わせずれなし） 8 2 … 2 層目コンタクトパターン（合
 わせずれ有り） 8 3 … 配線パターン 8 4 … コンタクトパターン（合わせず
 れなし） 8 5 … コンタクトパターン（合わせずれ有り） 8 7 … シ
 ョット 9 0 … 下地 9 1 … パターン 1 0 5 … パターンエッジ部（エッ
 ジ効果あり） 1 0 6 … パターン中央部 1 1 0 … 単位セル領域 1
 1 1 … セル領域原点座標 1 1 2 … セル領域内コンタクトホール座標 1
 1 3 … テンプレート画像 1 1 4 … テンプレートと対応する画像 1 2 0 …
 検査装置本体 1 2 1 … 電子光学系 1 2 2 … 2 次電子検出器 1 2
 3 … X - Y ステージ 1 2 4 … カラムコントローラ 1 2 5 … ステージ
 コントローラ 1 2 6 … 画像処理部 1 2 7 … 全体制御部 1 2 8 … オペ
 レータ 1 2 9 … G U I 画面 1 3 1 … 工程管理システム 1 3 2 … 検査
 システム 1 3 3 … 不良解析システム 1 3 4 … 荷電粒子線装置 1 3 5 … 外
 部インターフェースユニット 1 3 6 … 画像処理システム

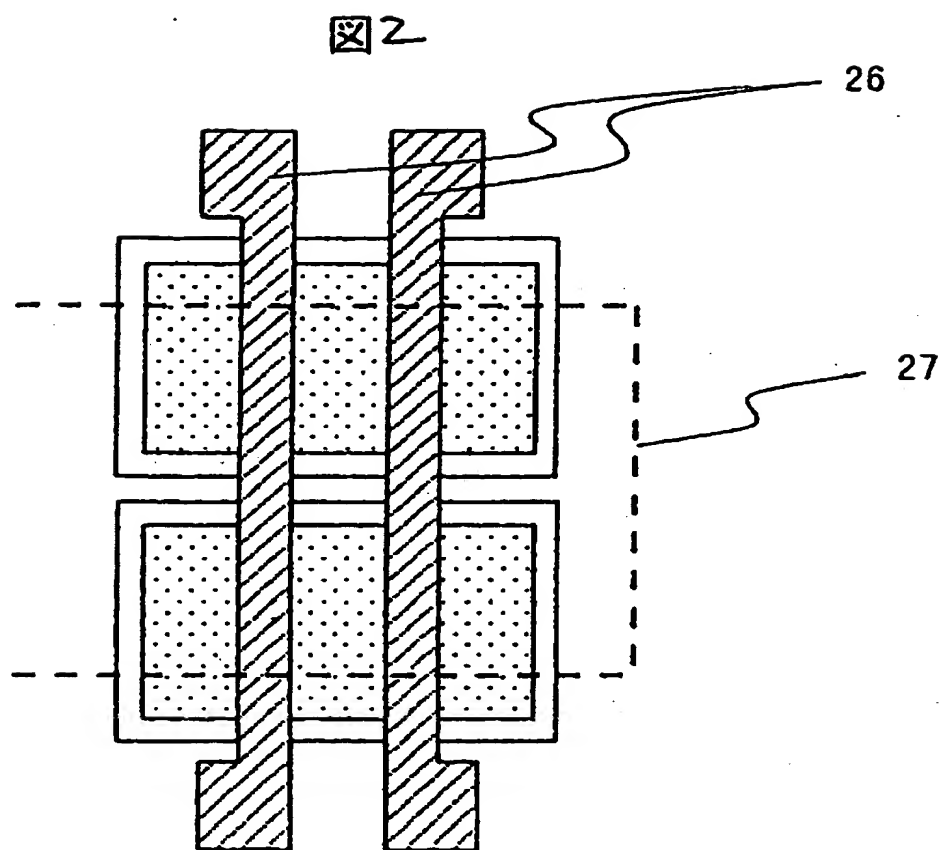
【書類名】 図面

【図1】

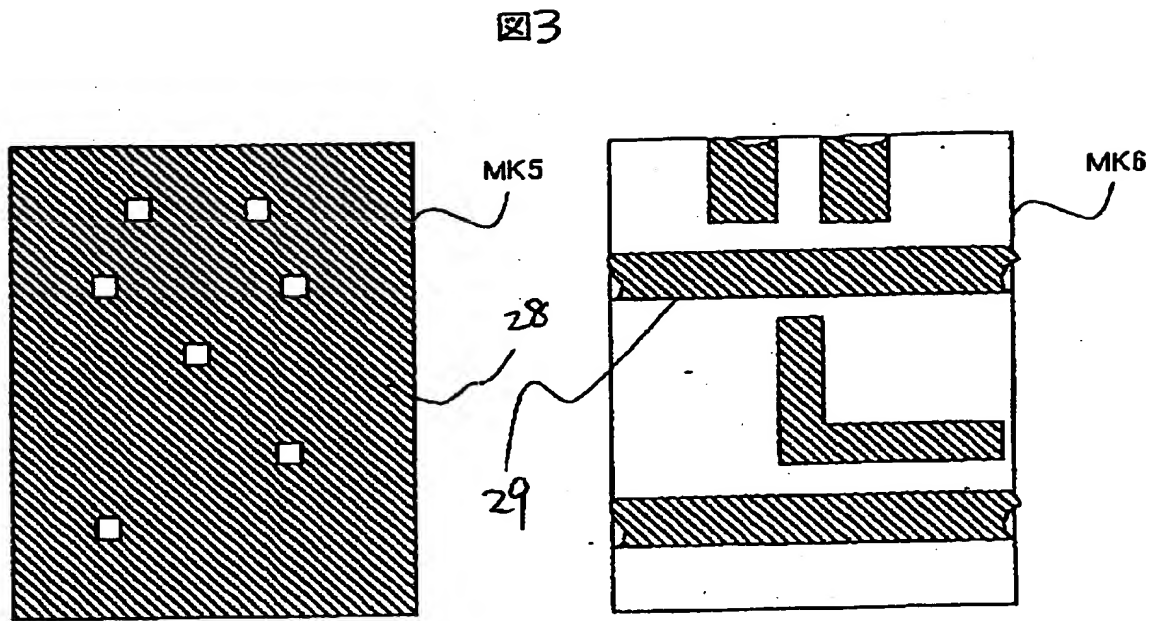
図1



【図2】

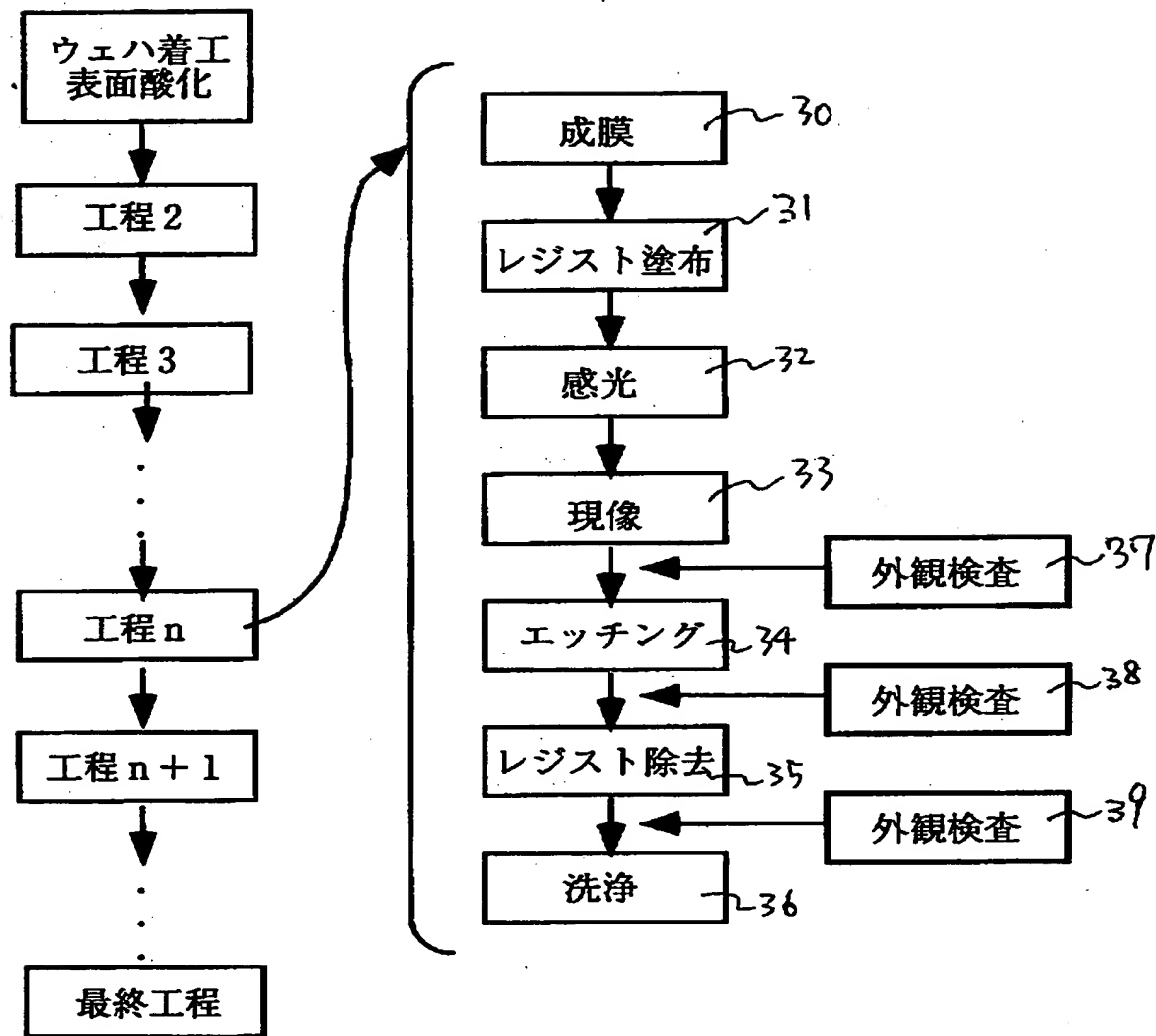


【図3】



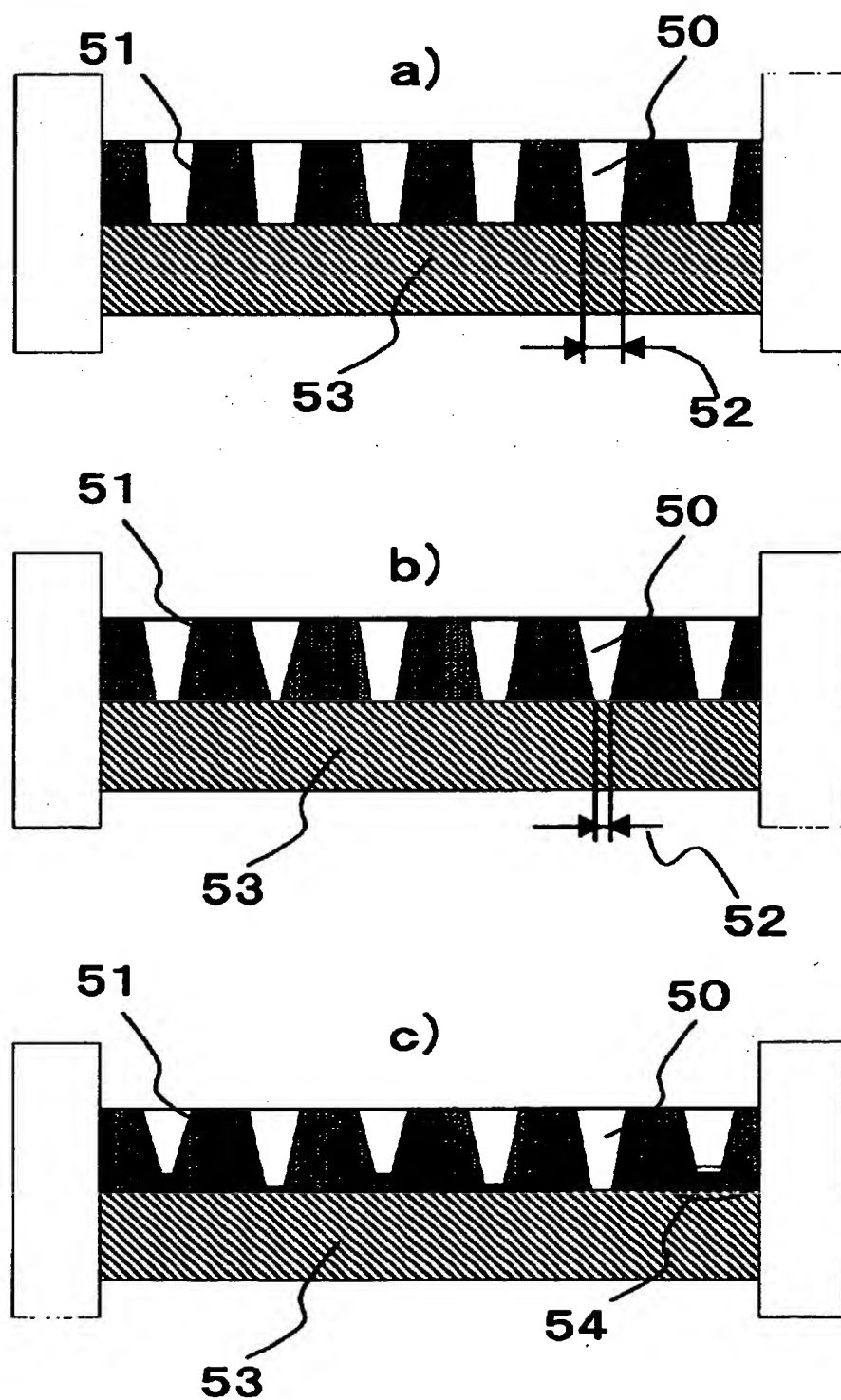
【図4】

図4



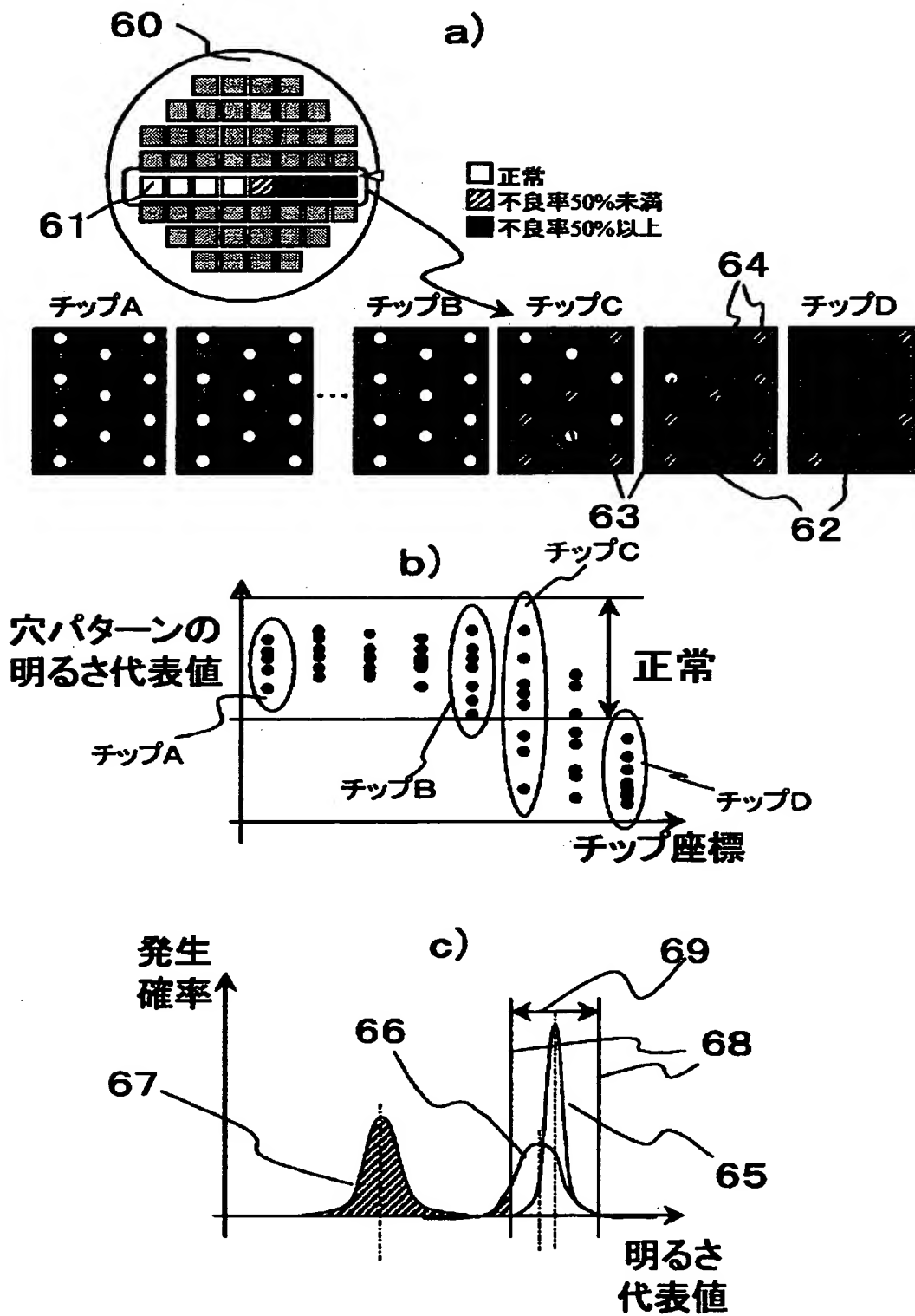
【図5】

図5



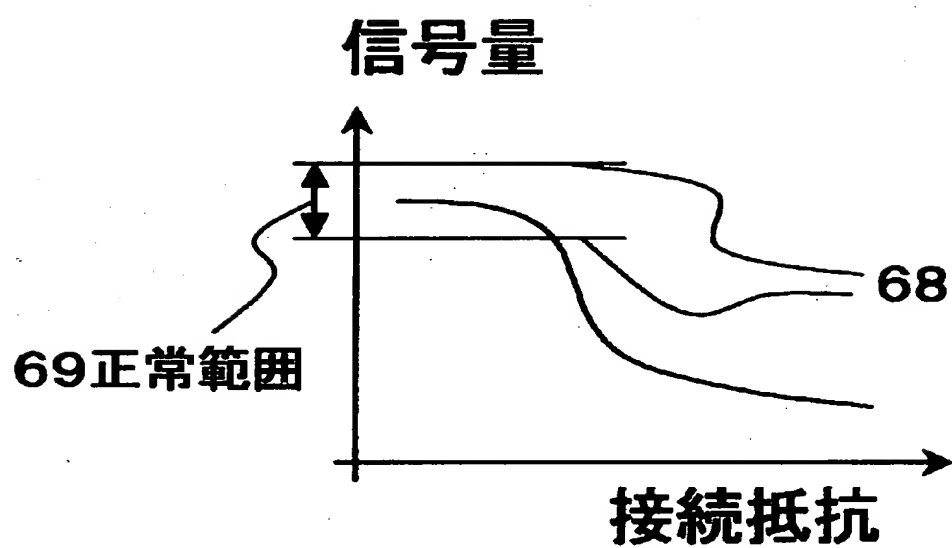
【図6】

図6



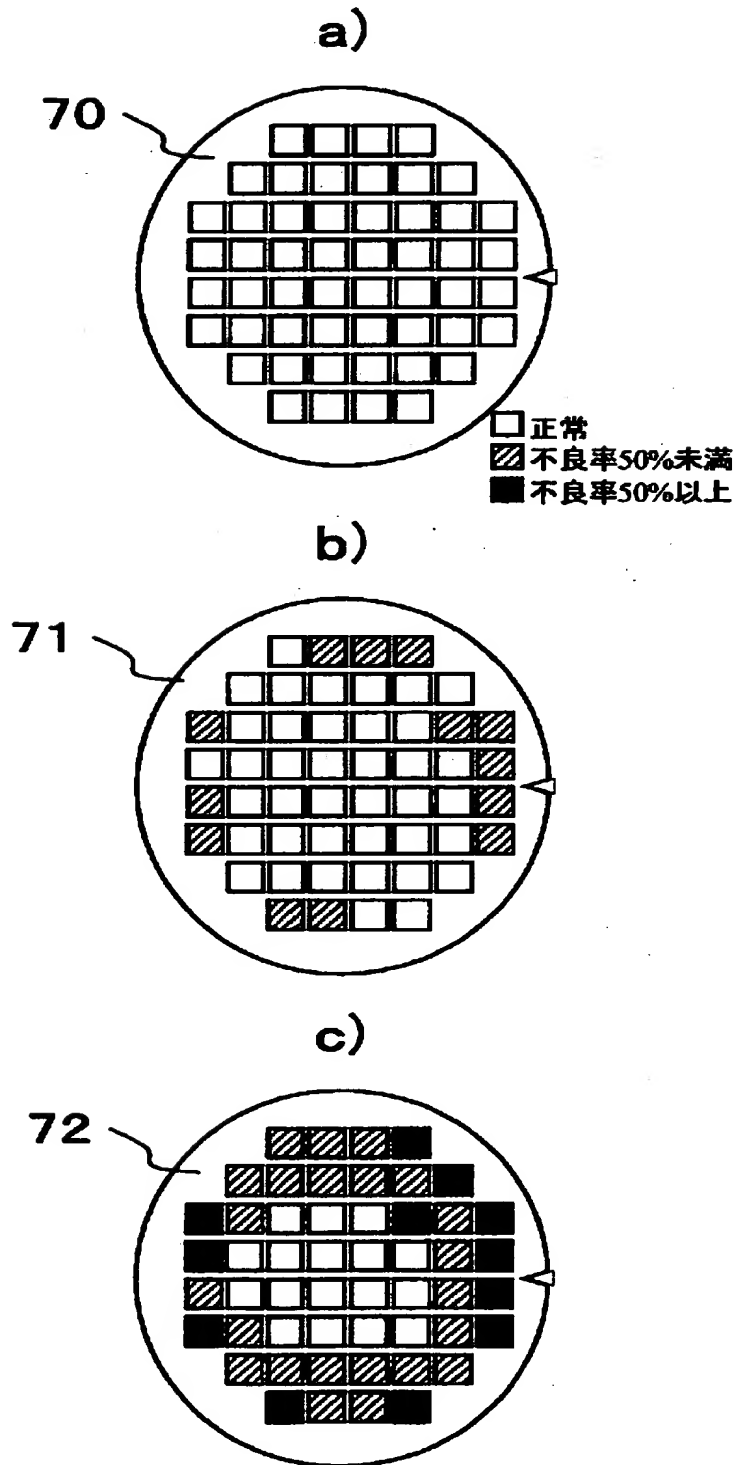
【図7】

図7



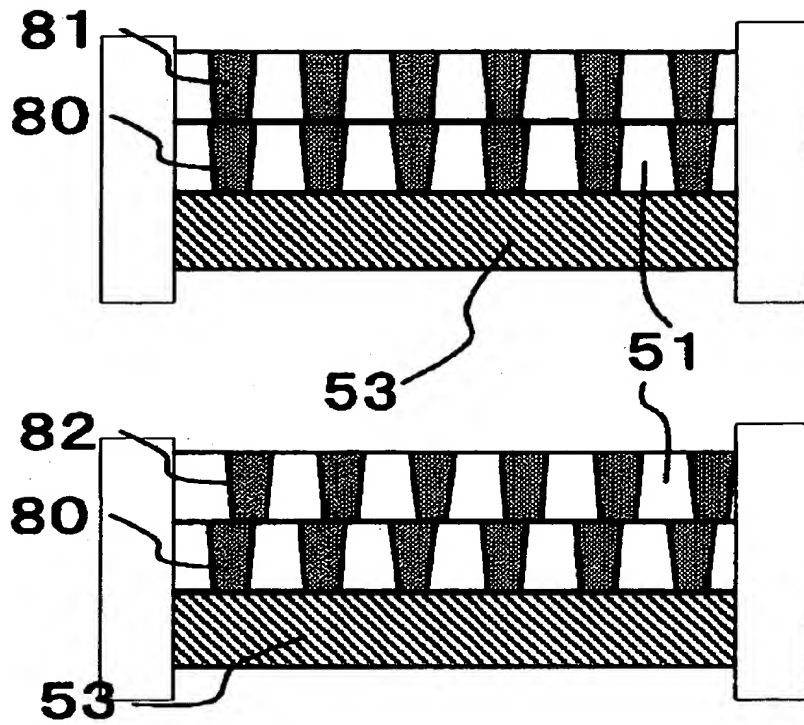
【図 8】

図 8



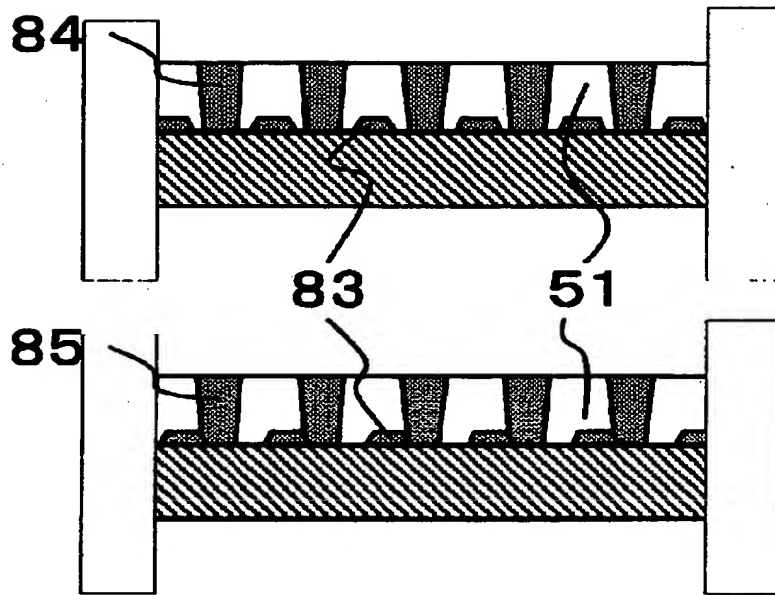
【図9】

図9



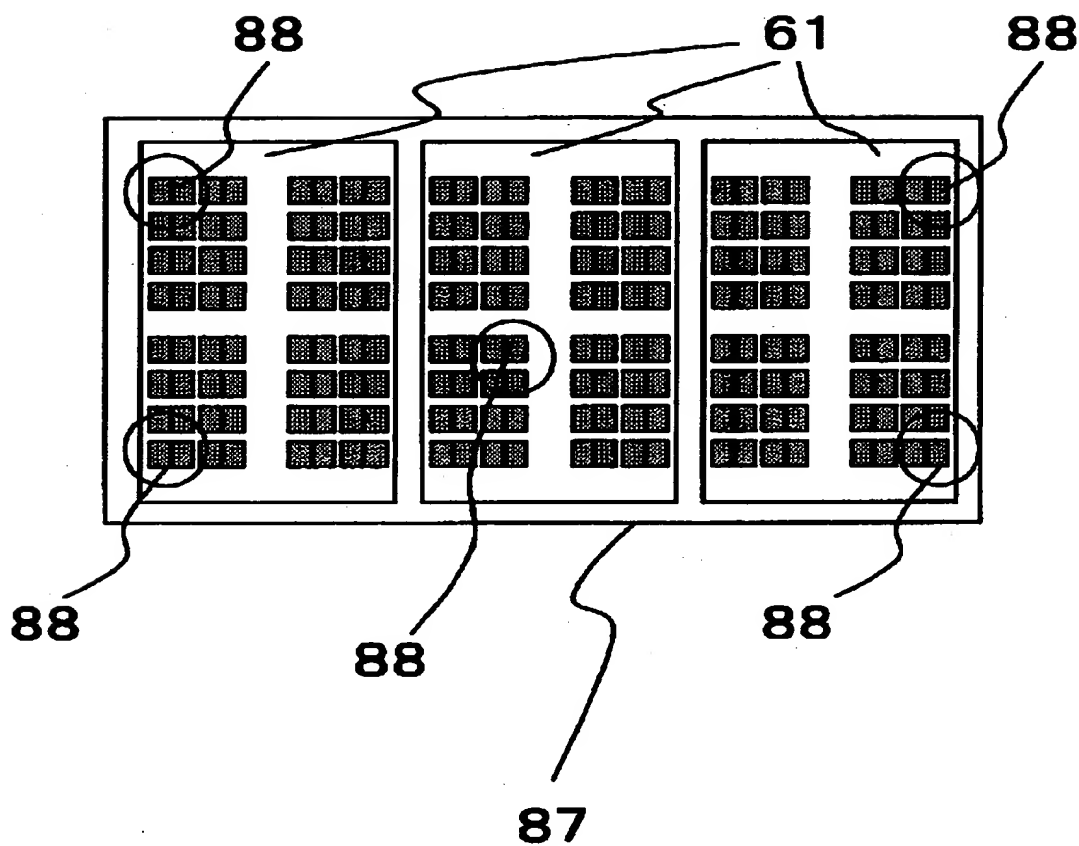
【図 1 0】

図 10



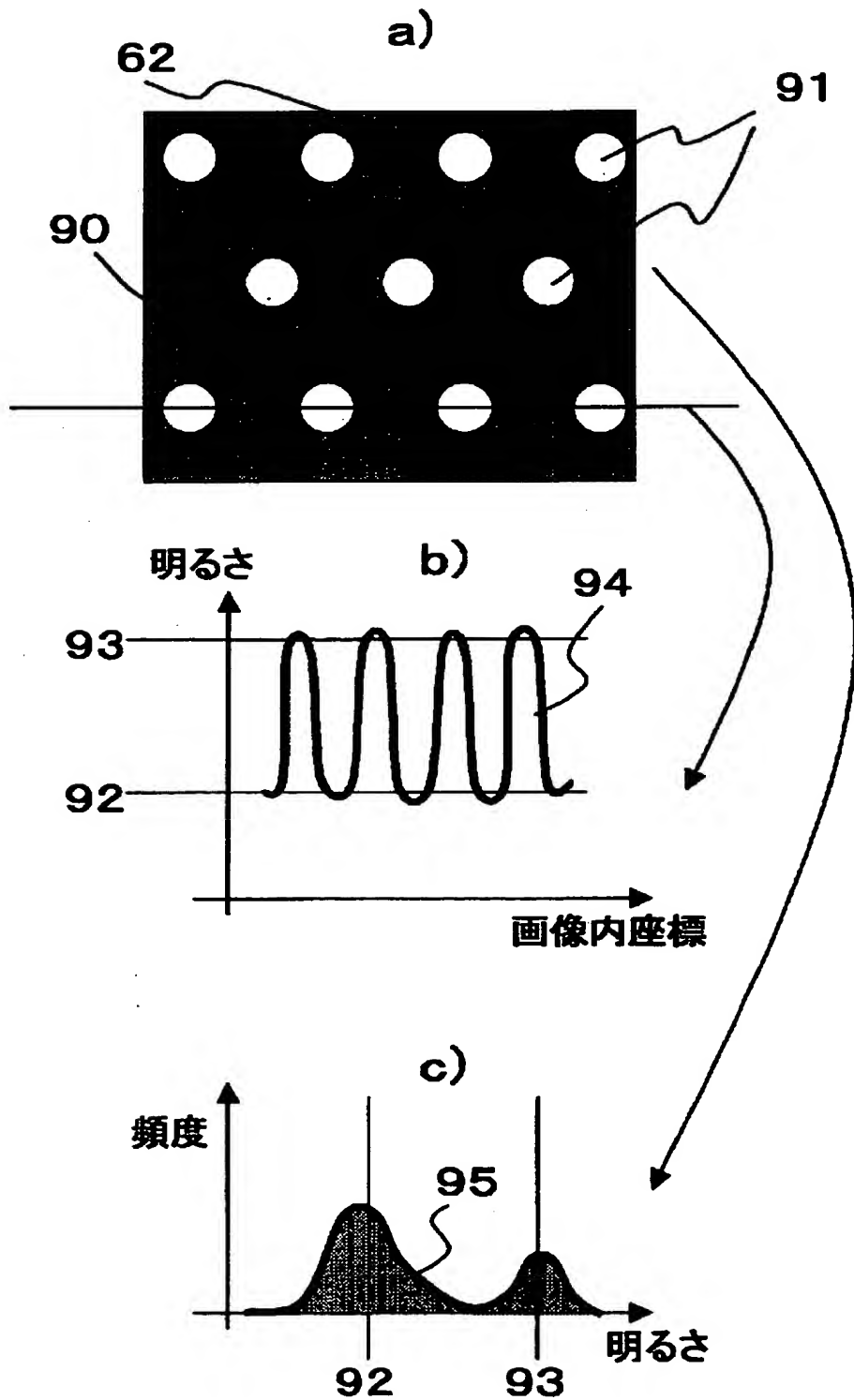
【図11】

図11



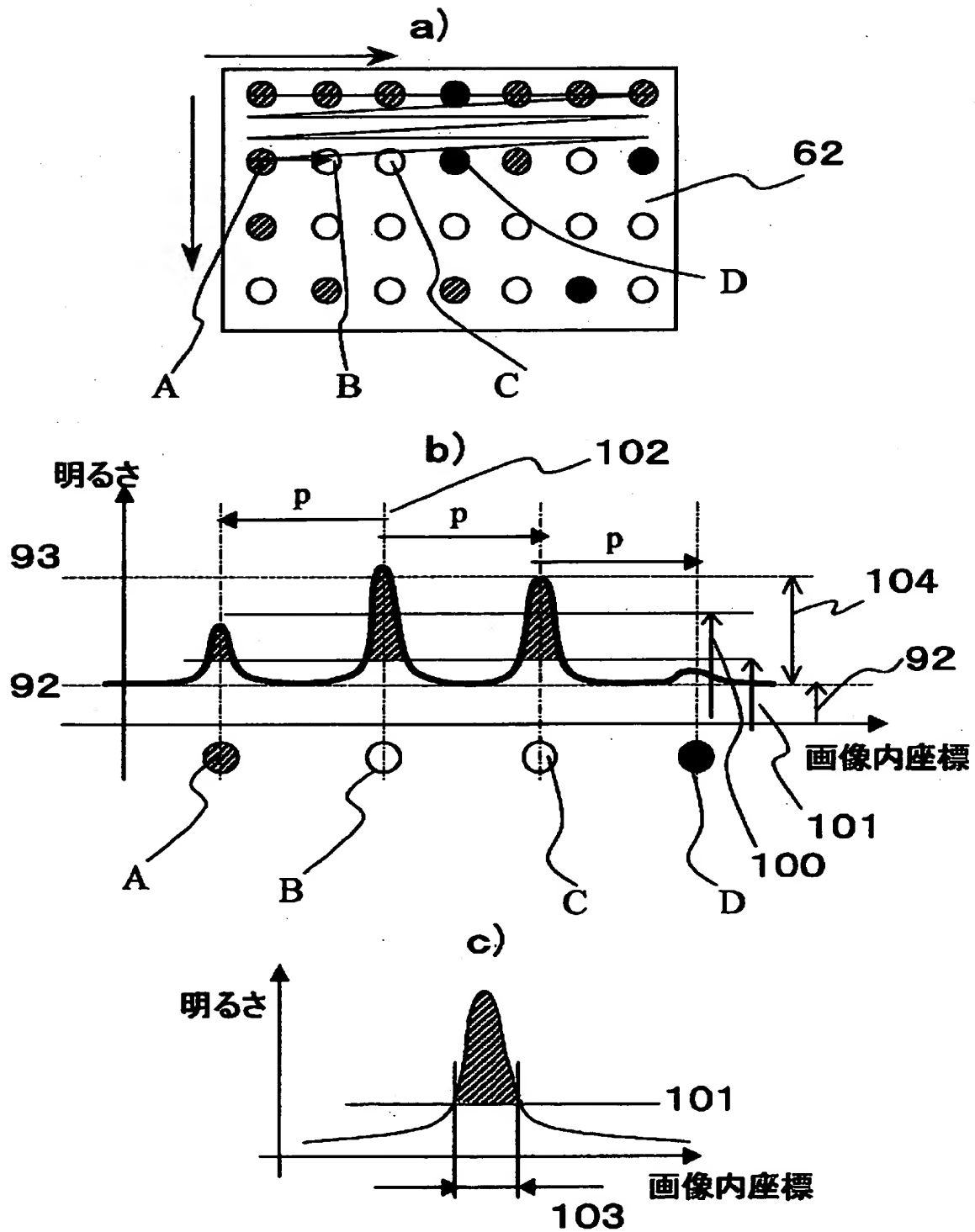
【図12】

図12



【図13】

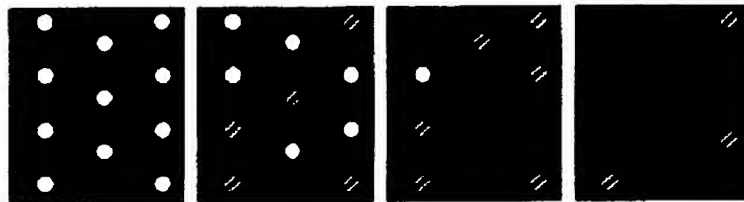
図13



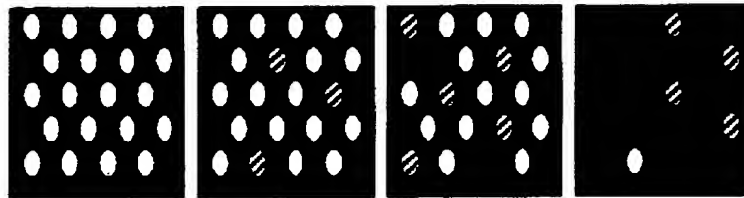
【図14】

図14

a) パターン密度が低い場合



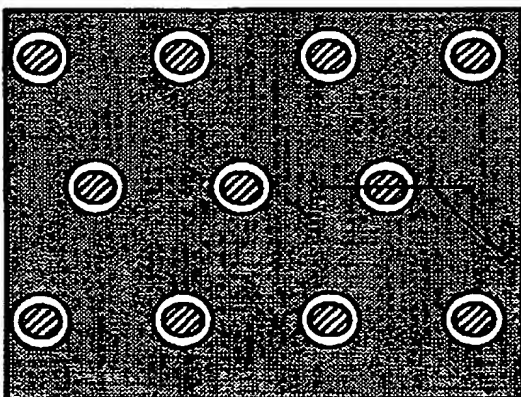
b) パターン密度が高い場合



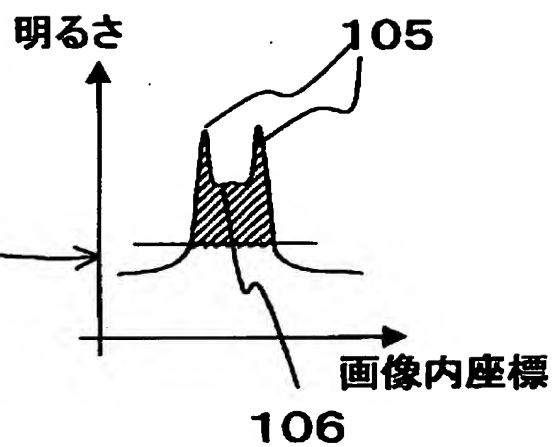
【図15】

図15

a)

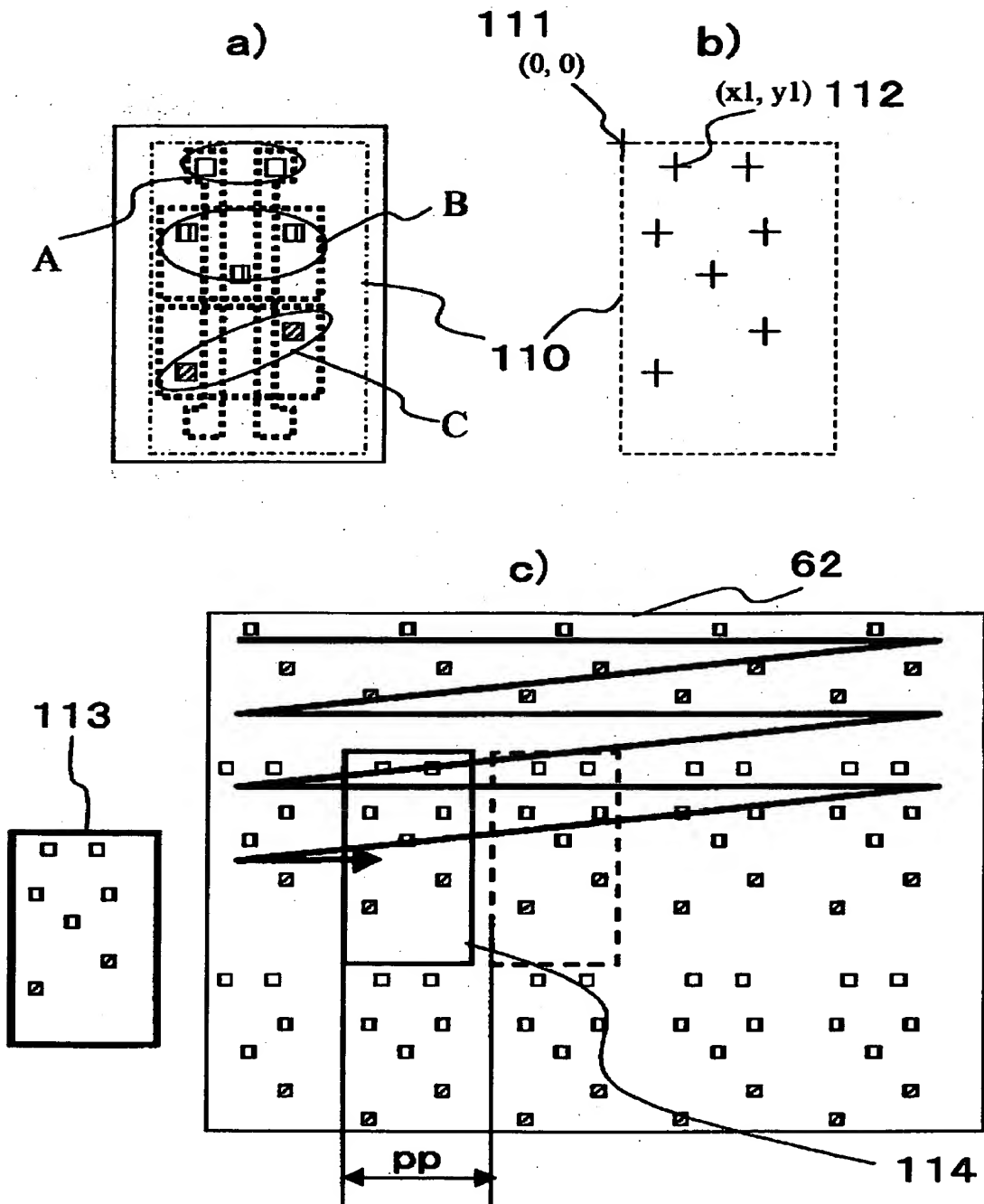


b)



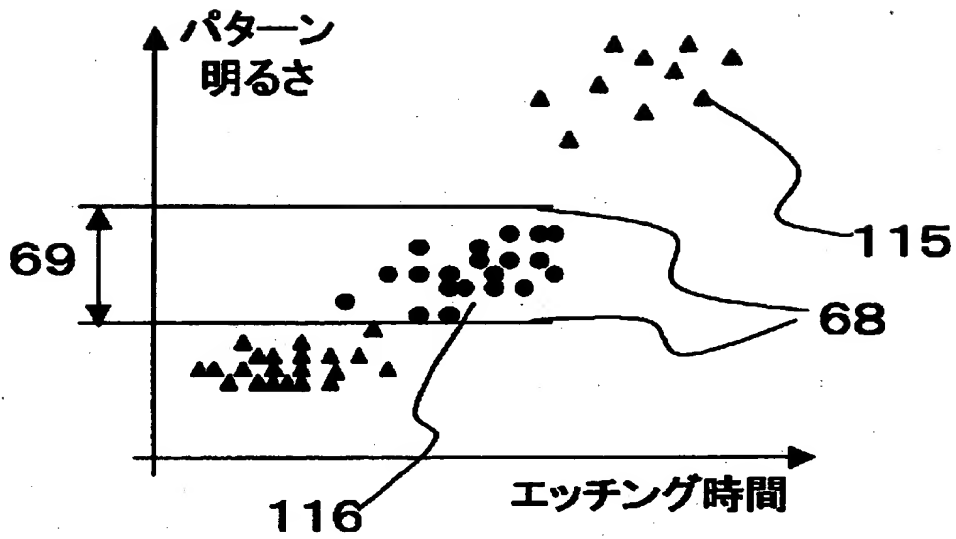
【図16】

図16



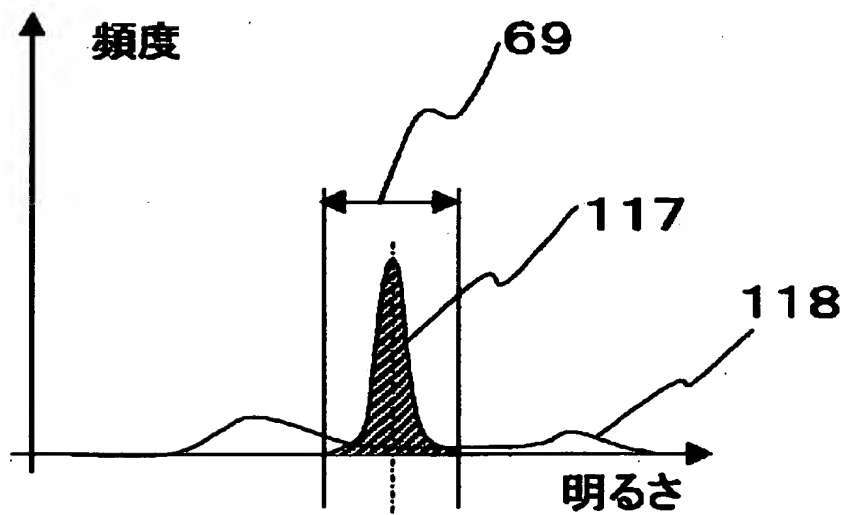
【図17】

図17



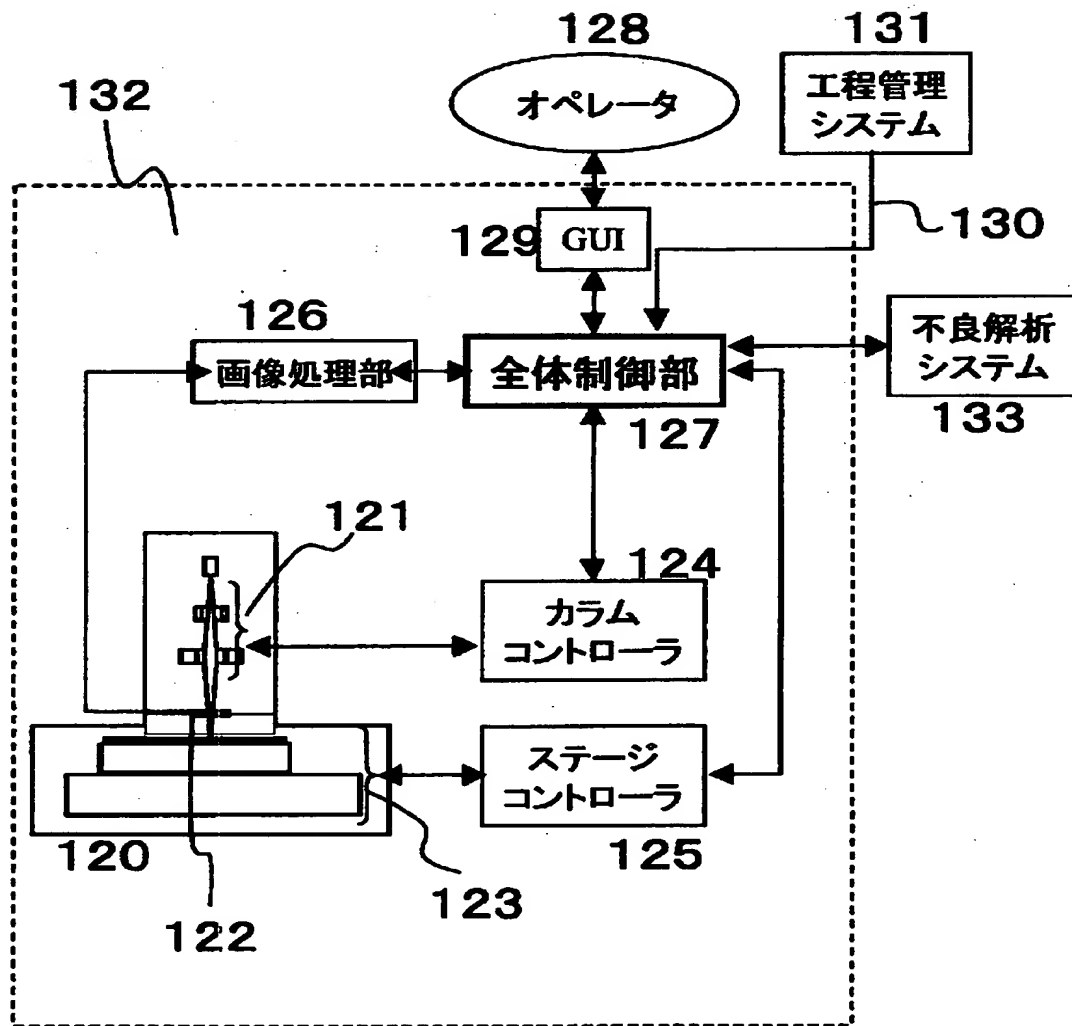
【図18】

図18



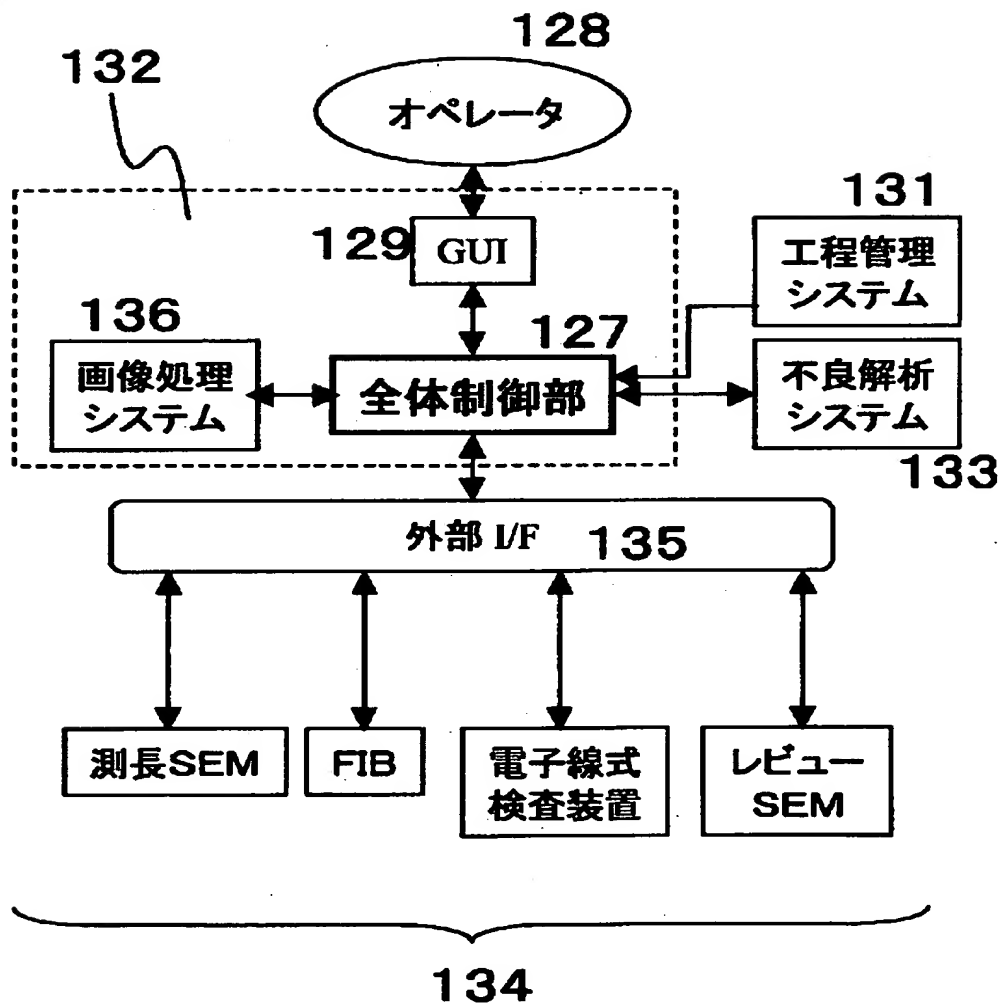
【図19】

図19



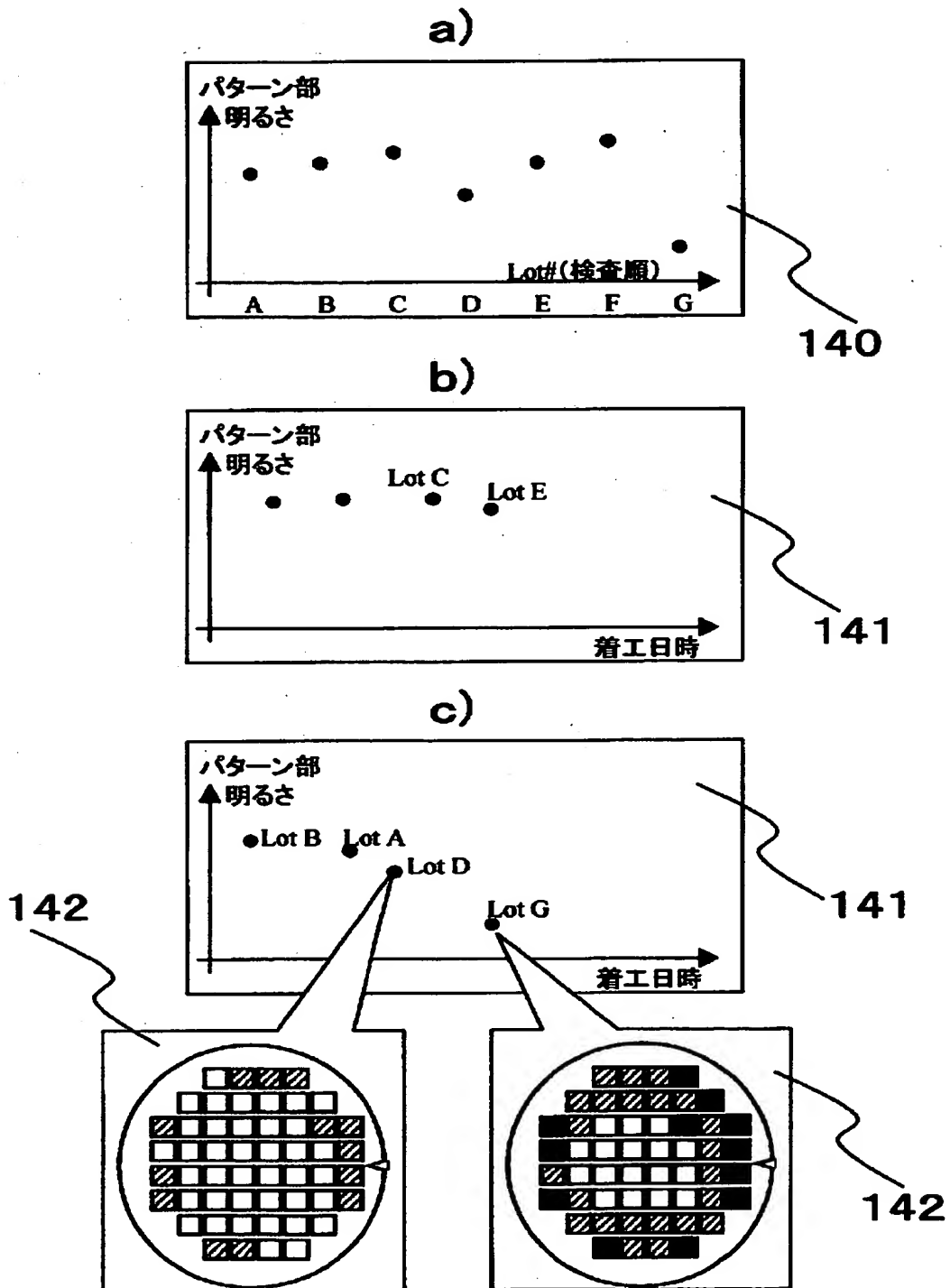
【図20】

図20



【図21】

図21



【書類名】 要約書

【要約】

【課題】

SEMでは、S/Nが良好で分解能の高い画像を形成するためには非常に多くの時間を要するため、電位コントラストを利用する検査装置は、高スループットを実現するのが困難である。

【解決手段】

サンプリングされた画像から、パターン部分の電位コントラストの統計量を算出し、ウェハ全体の欠陥発生状況を推定する。また、推定結果の時系列データを用いて、プロセスの異常を早期に感知する。

【選択図】 図 6

特2001-185773

認定・付加情報

| | |
|---------|---------------|
| 特許出願の番号 | 特願2001-185773 |
| 受付番号 | 50100889217 |
| 書類名 | 特許願 |
| 担当官 | 第三担当上席 0092 |
| 作成日 | 平成13年 6月21日 |

<認定情報・付加情報>

| | |
|-------|-------------|
| 【提出日】 | 平成13年 6月20日 |
|-------|-------------|

次頁無

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所